

Clase 12¹ - MOSFET (II)

Contenido:

1. El régimen de saturación
2. Características del MOSFET para V_B distinta de V_S
3. Dependencias del MOSFET con la temperatura

Lectura recomendada:

- Müller, Kamins, “Device Electronics for Integrated Circuits”, Ch. 9, §§9.1.
- Pedro Julian, “Introducción a la Microelectronica”, Ch. 5, §§5.1–5.3.
- Howe, Sodini, “Microelectronics: An Integrated Approach”, Ch. 4, §§4.4.

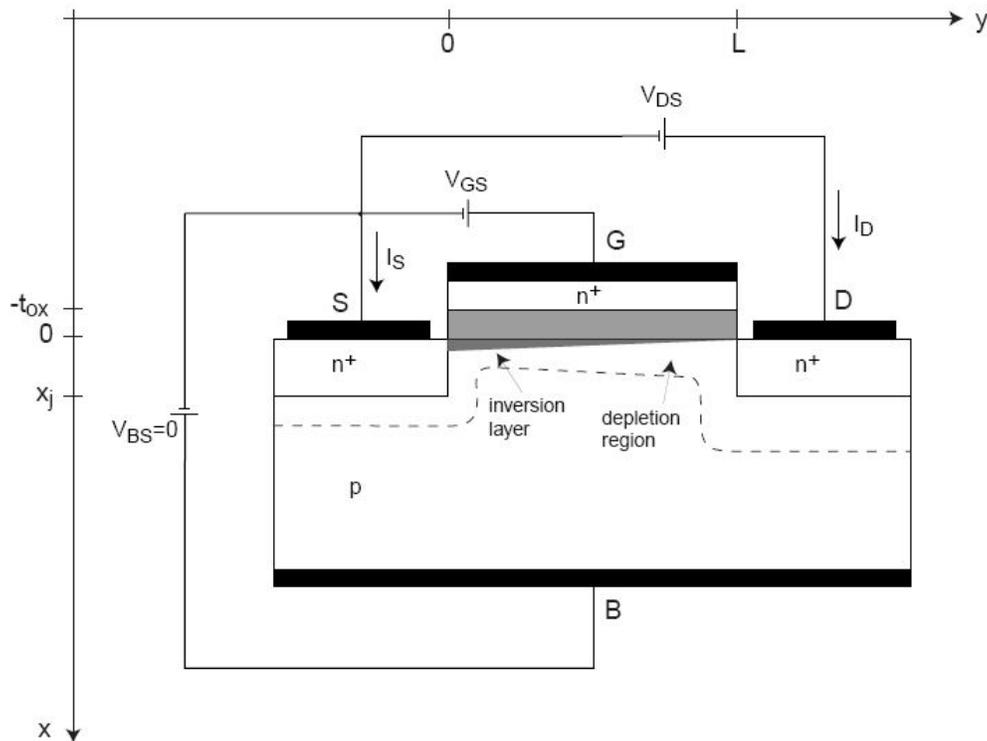
¹Esta clase es una traducción, realizada por los docentes del curso “Dispositivos Semiconductores” de la FIUBA, de la correspondiente hecha por el prof. Jesús A. de Alamo para el curso “6.012 - Microelectronic Devices and Circuits” del MIT. Cualquier error debe adjudicarse a la traducción.

Preguntas disparadoras:

- ¿Cómo funciona el MOSFET en saturación?
- ¿El punto de "pinch-off" representa un obstáculo para el flujo de corriente?
- ¿Por qué la corriente del MOSFET en saturación aumenta ligeramente al aumentar V_{DS} ?
- ¿Cómo afecta la polarización del "backgate" a las características I-V del MOSFET?
- ¿Cómo afectan variaciones de temperatura a las características I-V del MOSFET?

1. El régimen de saturación

Geometría del problema:



Los regímenes de operación hasta aquí ($V_{BS} = 0$):

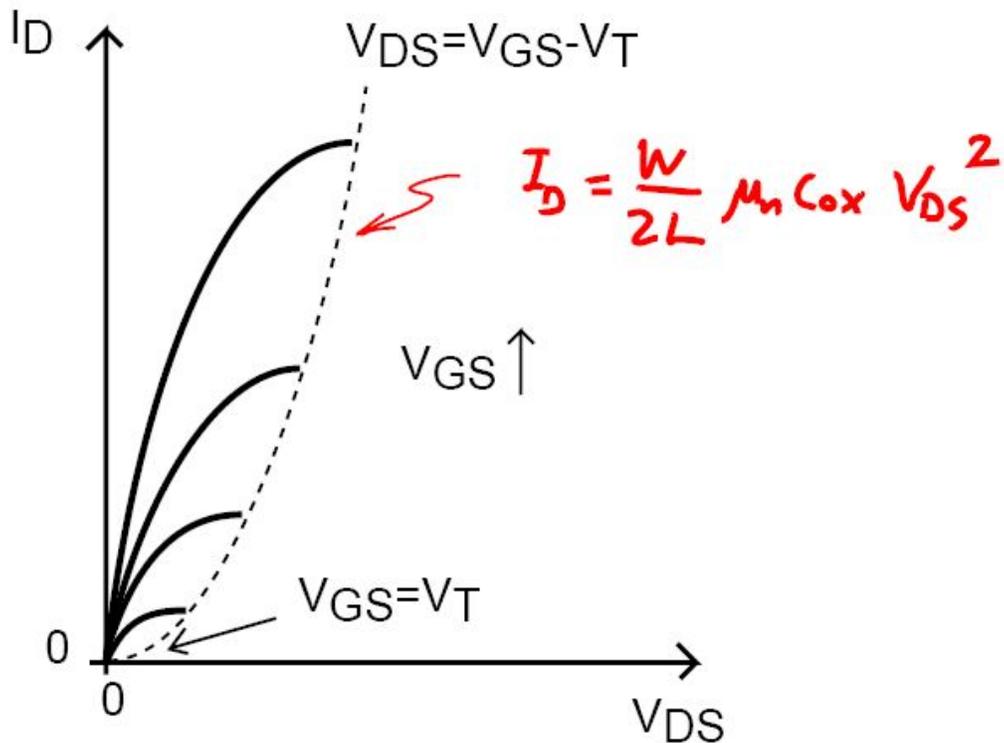
- *Corte*: $V_{GS} < V_T$, $V_{GD} < V_T$:
No hay capa de inversión debajo del gate. La corriente de drain es muy pequeña y la consideraremos despreciable:

$$I_D = 0$$

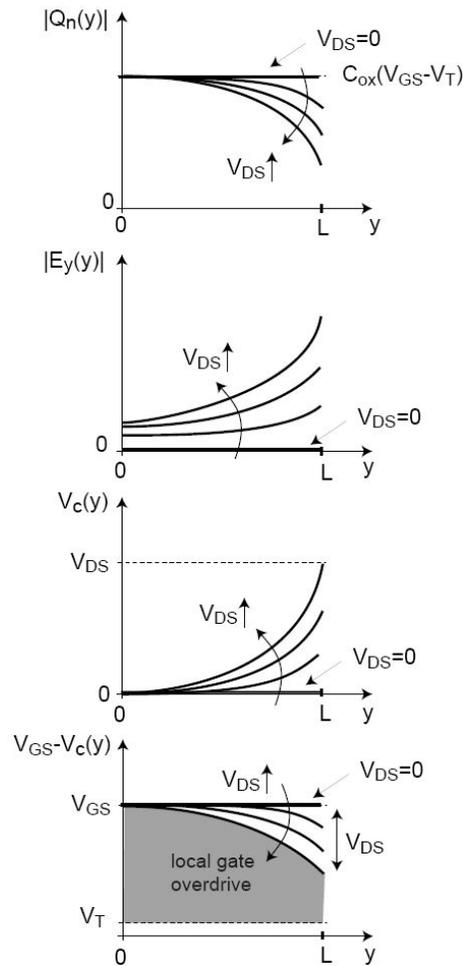
- *Triodo*: $V_{GS} > V_T$, $V_{GD} > V_T$ (con $V_{DS} > 0$):
hay capa de inversión todo a lo largo debajo del gate:

$$I_D = \frac{W}{L} \mu_n C'_{ox} \left(V_{GS} - \frac{V_{DS}}{2} - V_T \right) V_{DS}$$

Características de salida:



□ En régimen de triodo, al aumentar V_{DS} tenemos que:



E_y arrastra la carga del canal generando la corriente I_D . Sin embargo, la caída de tensión a lo largo del canal reduce la capa de inversión, haciendo que I_D crezca más lentamente cuando V_{DS} aumenta. Es decir, existe una competencia entre el crecimiento de $|E_y|$ y la disminución de $|Q'_n|$. Luego, cuando V_{DS} se acerca al valor $V_{GS} - V_T$ se observa un efecto de saturación en I_D .

□ Corriente de saturación

La condición de saturación es:

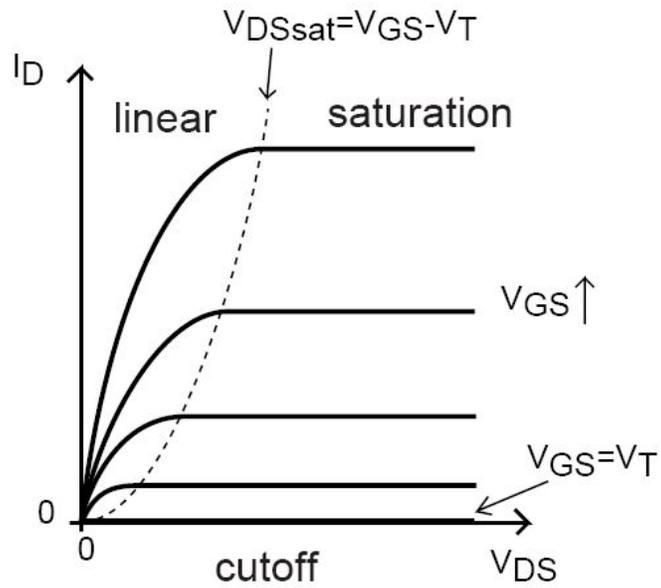
$$V_{DS(sat)} = V_{GS} - V_T$$

La corriente de Drain en esta situación puede calcularse como:

$$I_{D(sat)} = I_D(V_{DS} = V_{DS(sat)} = V_{GS} - V_T)$$

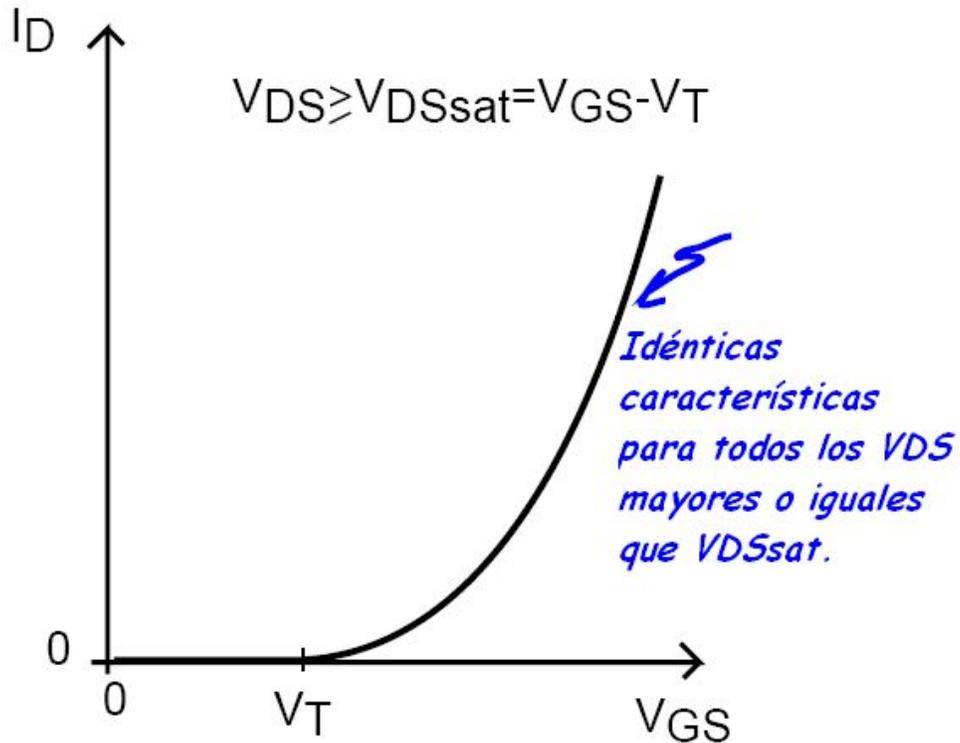
Luego:

$$I_{D(sat)} = \frac{1}{2} \frac{W}{L} \mu_n C'_{ox} (V_{GS} - V_T)^2$$



$$I_{D(sat)} = \frac{1}{2} \frac{W}{L} \mu_n C'_{ox} (V_{GS} - V_T)^2$$

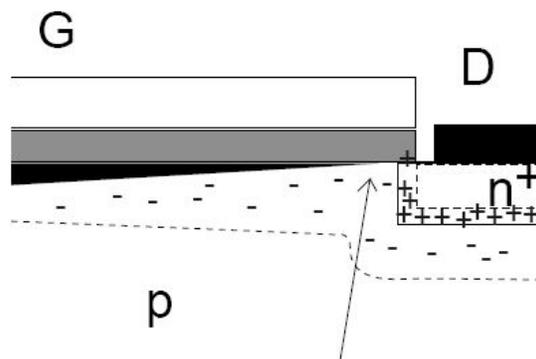
Características de transferencia en saturación:



□ ¿Qué ocurre cuando $V_{DS} = V_{GS} - V_T$?

Carga del canal en el extremo del Drain:

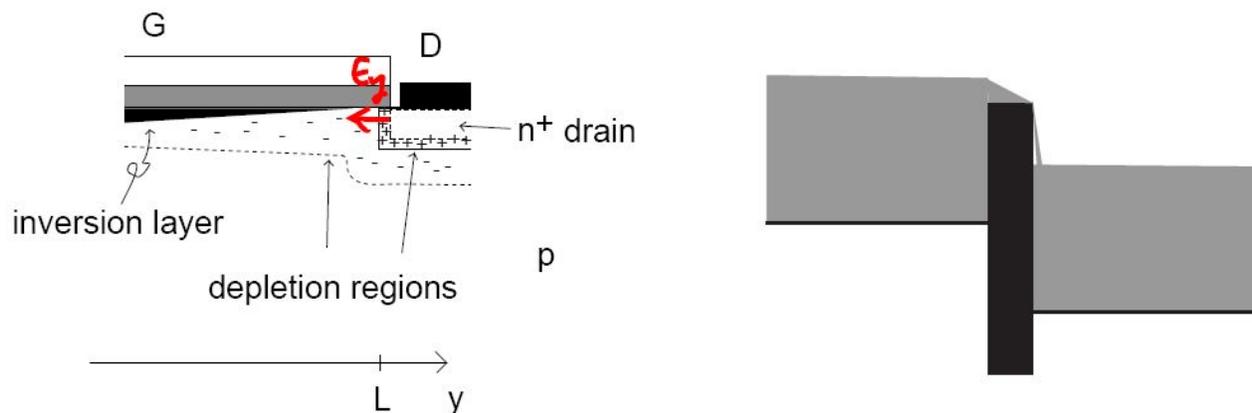
$$Q'_n(L) = -C'_{ox} (V_{GS} - V_{DS} - V_T) = 0$$



$$V_c(L) = V_{DSsat} = V_{GS} - V_T$$

No hay capa de inversión en el extremo del Drain. A esta situación se la suele conocer como *pinch-off*:

- La ecuación de control de carga es inexacta en el entorno de V_T .
- La concentración de electrones es pequeña, pero no es cero.
- Los electrones se mueven rápido debido a que el campo eléctrico es muy elevado.
- No hay ningún impedimento para el movimiento de los portadores.



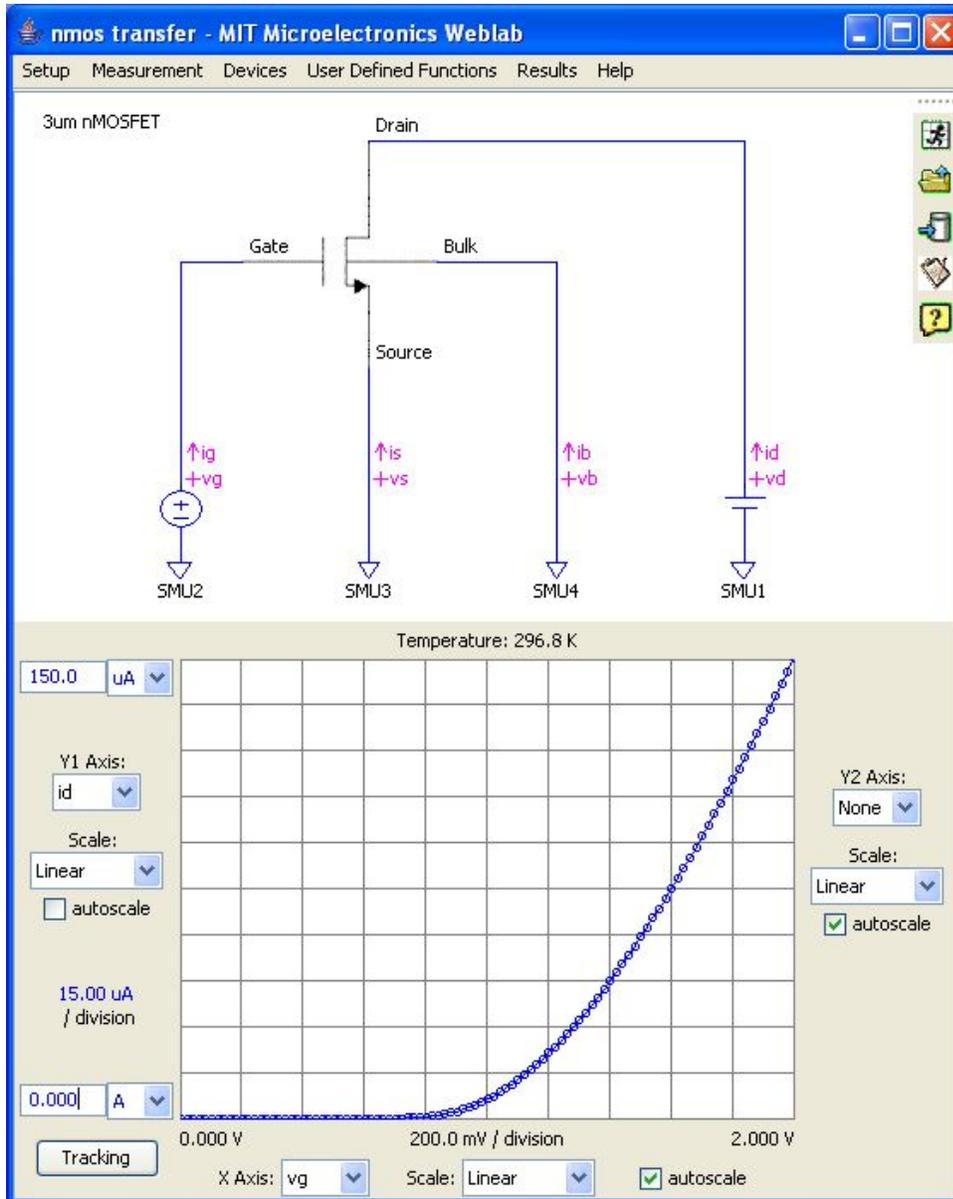
□ Principales dependencias de $I_{D(sat)}$

Corriente de Drain en pinch-off es:

$$\propto \text{Campo eléctrico lateral} \propto V_{DS(sat)} = V_{GS} - V_T$$

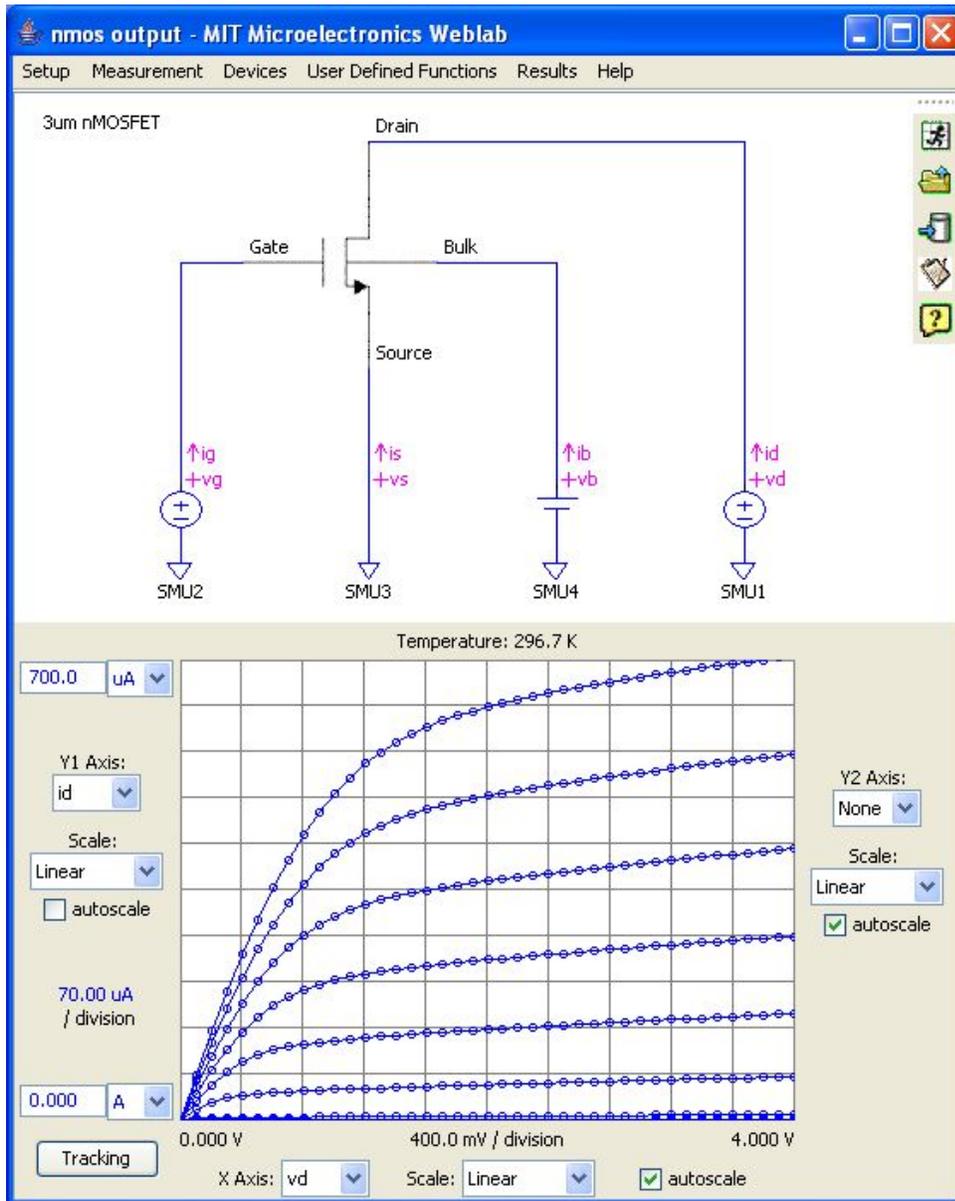
$$\propto \text{Concentración de electrones} \propto V_{GS} - V_T$$

$$\Rightarrow I_{D(sat)} \propto (V_{GS} - V_T)^2$$

3 μm n-MOSFET, n-channel MOSFETCaracterística de transferencia con $V_{DS} = 3\text{ V}$:

3 μm n-MOSFET, n-channel MOSFET

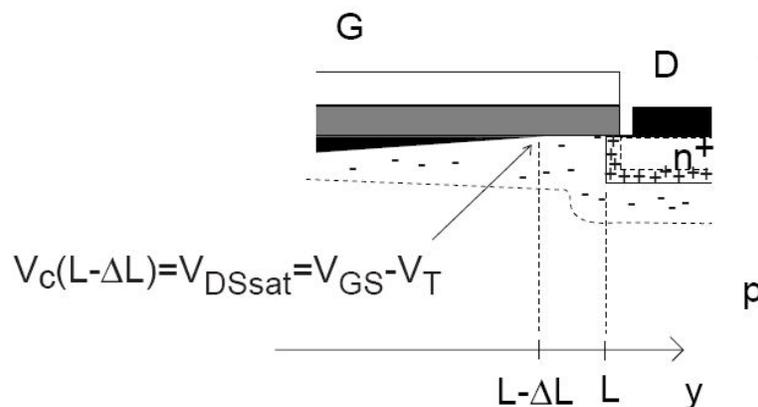
Características de salida con $V_{GS} = 0, \dots, 4 \text{ V}$ y $\Delta V_{GS} = 0.5 \text{ V}$:



□ Efecto de Modulación del Largo del Canal

¿Qué ocurre si $V_{DS} > V_{DS(sat)} = V_{GS} - V_T$? En el modelo planteado hasta el momento I_D no debería incrementarse. Sin embargo experimentalmente se observa que la corriente aumenta ligeramente.

La región de vaciamiento que hay entre el punto de pinch-off y el Drain se agranda al aumentar V_{DS} (del mismo modo que en una juntura PN en inversa).



Entonces la longitud *efectiva* del canal se reduce:

$$V_{DS} \uparrow \Rightarrow L_{(efectivo)} \downarrow \Rightarrow I_D \uparrow$$

Este fenómeno puede modelizarse considerando:

$$I_D \propto \frac{1}{L_{(efectivo)}} = \frac{1}{L - \Delta L} \approx \frac{1}{L} \left(1 + \frac{\Delta L}{L} \right)$$

Entonces:

$$I_D = \underbrace{\frac{1}{2} \frac{W}{L} \mu_n C'_{ox} (V_{GS} - V_T)^2}_{I_{D(sat)}} \left(1 + \frac{\Delta L}{L} \right)$$

Experimentalmente se encuentra que:

$$\Delta L \propto V_{DS} - V_{DS(sat)}$$

Luego:

$$I_D = I_{D(sat)} \left(1 + \frac{\Delta L}{L} \right) = I_{D(sat)} \left(1 + \lambda(V_{DS} - V_{DS(sat)}) \right)$$

Del mismo modo, experimentalmente se encuentra que:

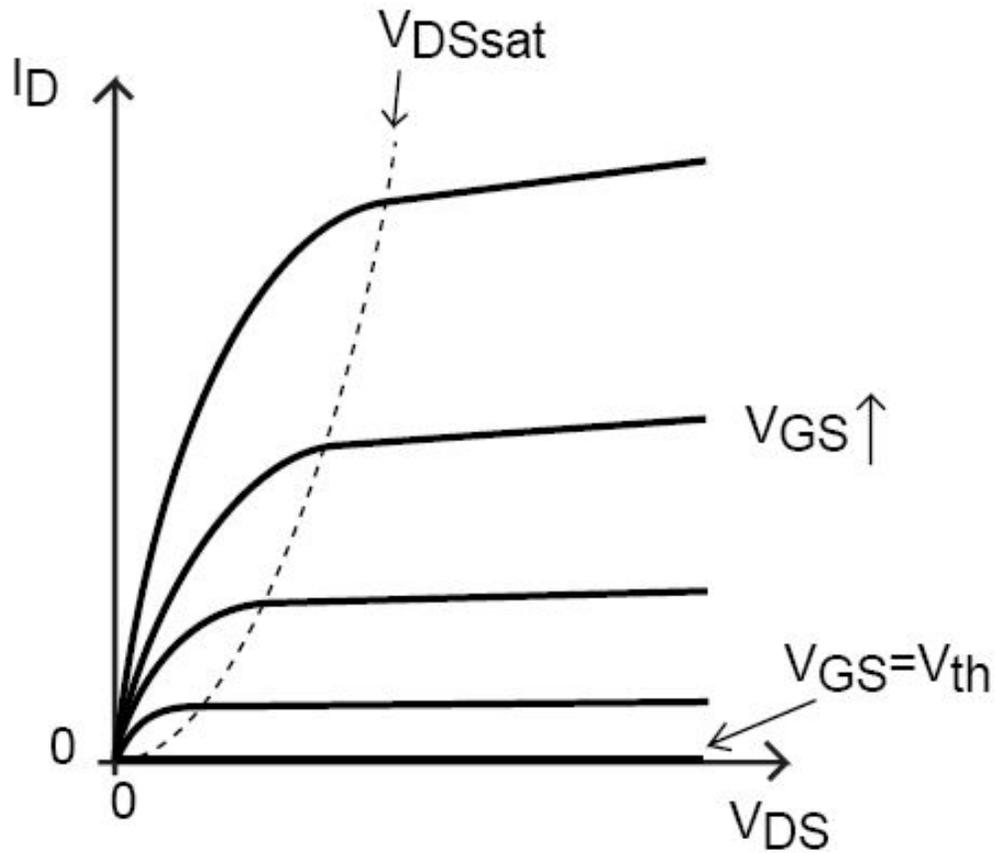
$$\lambda \propto \frac{1}{L}$$

Sin embargo, en la práctica esta expresión no es precisa ya que la ecuación de control de carga es inexacta en el entorno de V_T .

- La concentración de electrones en el canal es pequeña, pero no es cero.
- Existe una mayor densidad de electrones a ambos lados del punto de pinch-off \rightarrow la corriente es mayor en el entorno de $V_{DS(sat)}$.
- La densidad de portadores libres en la profundidad de la SCR (en dirección x) es comparable (aunque menor) a la densidad de carga en el canal \rightarrow No se puede considerar una situación unidimensional \rightarrow La corriente es levemente mayor en saturación.

Todos estos efectos están afectados por la tensión V_{DS} , incluso para $V_{DS} \leq V_{DS(sat)}$. Por lo tanto una expresión que da mejores resultados en la práctica es:

$$I_D = \underbrace{\frac{1}{2} \frac{W}{L} \mu_n C'_{ox} (V_{GS} - V_T)^2}_{I_{D(sat)}} (1 + \lambda V_{DS})$$



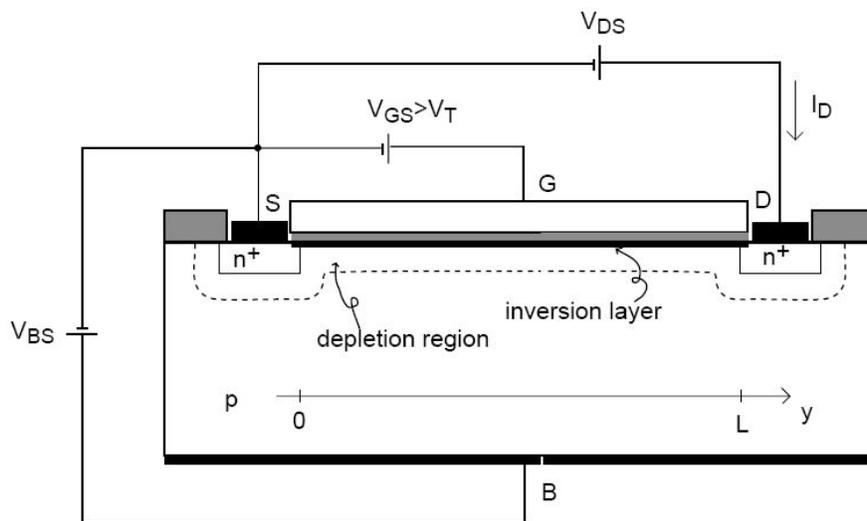
$$I_D = \begin{cases} \frac{W}{L} \mu_n C'_{ox} (V_{GS} - \frac{V_{DS}}{2} - V_T) V_{DS} (1 + \lambda V_{DS}) & \text{en Triodo} \\ \frac{1}{2} \frac{W}{L} \mu_n C'_{ox} (V_{GS} - V_T)^2 (1 + \lambda V_{DS}) & \text{en Saturación} \end{cases}$$

2. Características del MOSFET con $V_{BS} \neq 0V$

Hay un cuarto terminal en los MOSFET: el *body* o *bulk*.

Este terminal es especialmente importante en los circuitos integrados.

¿Qué hace el terminal de Body?



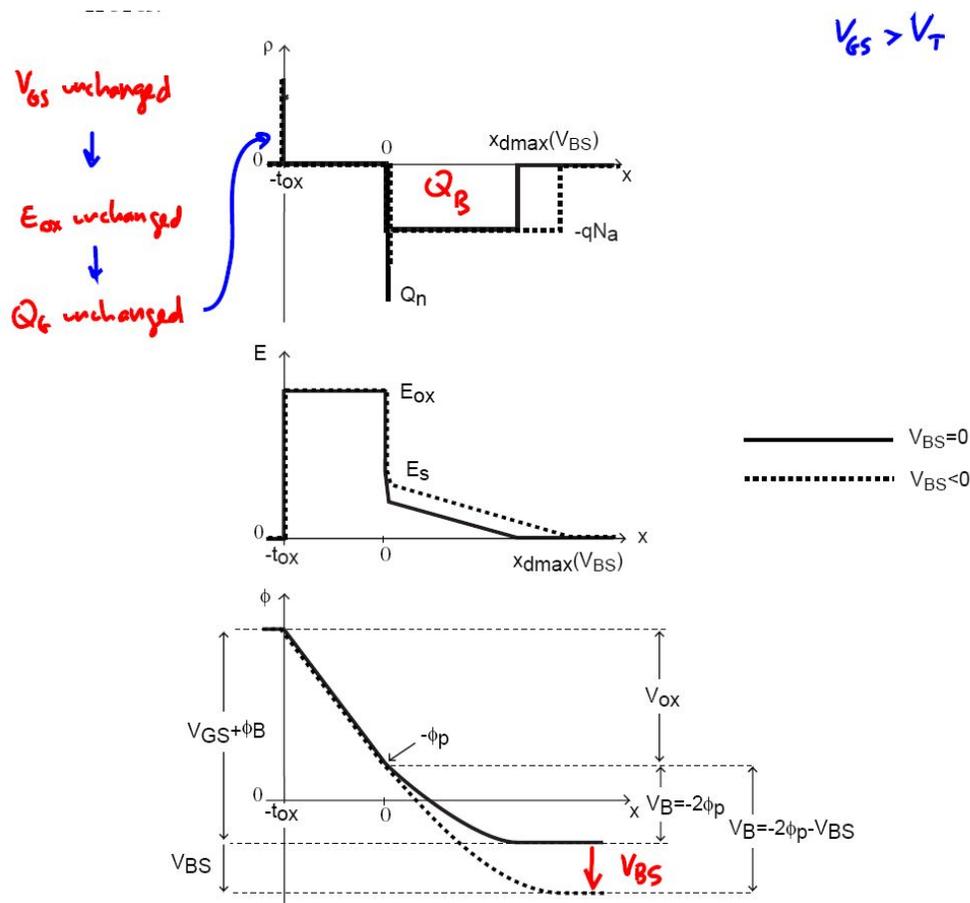
El contacto de Body permite la aplicación de una polarización al body respecto de la capa de inversión.

Para un n-MOSFET, V_{BS} puede ser únicamente negativa para asegurar que la juntura PN entre Source y Bulk esté en inversa.

□ Análisis cualitativo del efecto de $V_{BS} \neq 0V$

Suponiendo a la juntura MOS en inversión analizaremos el caso $V_{BS} = 0$ y luego observaremos que ocurre cuando se aplica una $V_{BS} < 0$. Asumiremos que no circula corriente de Drain.

Al modificar V_{BS} cambian las condiciones de contorno del lado del semiconductor:



Se observa que al aplicar V_{BS} se modifica V_B . Esto es así porque al considerar V_{GS} fijo, V_{ox} no cambia porque el

canal se encuentra al mismo potencial que el Source.

Como V_{ox} no cambia, la suma de las cargas de deserción e inversión no cambian.

Si la suma de las dos cargas no cambia, y aumenta la de deserción, entonces hay menos carga de inversión Q'_n .

La carga de inversión es $|Q'_n| = C'_{ox} (V_{GS} - V_T)$

Esto significa que la reducción de Q'_n puede modelarse como si la juntura tuviese una tensión umbral V_T mayor.

□ Dependencia de V_T con V_{BS}

Supongamos $V_{GS} = V_T$. Como vimos previamente, en esta situación el valor de V_T podía despejarse de la igualdad:

$$V_T + \phi_B = -2\phi_p + \gamma\sqrt{-2\phi_p}$$

Siendo que: $V_B = -2\phi_p$ y $V_{ox} = \gamma\sqrt{-2\phi_p}$.

Si ahora aplicamos la tensión V_{BS} , la misma afecta la caída del potencial en el semiconductor y por lo tanto $-2\phi_p$

pasa a ser $-2\phi_p - V_{BS}$. Además la diferencia de potencial entre el Gate y el semiconductor también se incrementa $-V_{BS}$. Podemos escribir entonces:

$$V_T(V_{BS}) + \phi_B - V_{BS} = -2\phi_p - V_{BS} + \gamma\sqrt{-2\phi_p - V_{BS}}$$

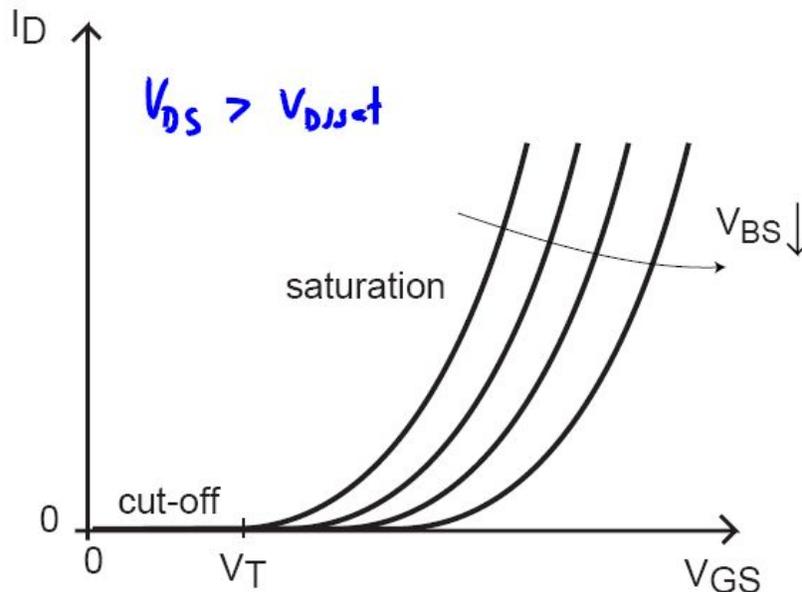
Despejando, obtenemos:

$$V_T(V_{BS}) = V_{FB} - 2\phi_p + \gamma\sqrt{-2\phi_p - V_{BS}}$$

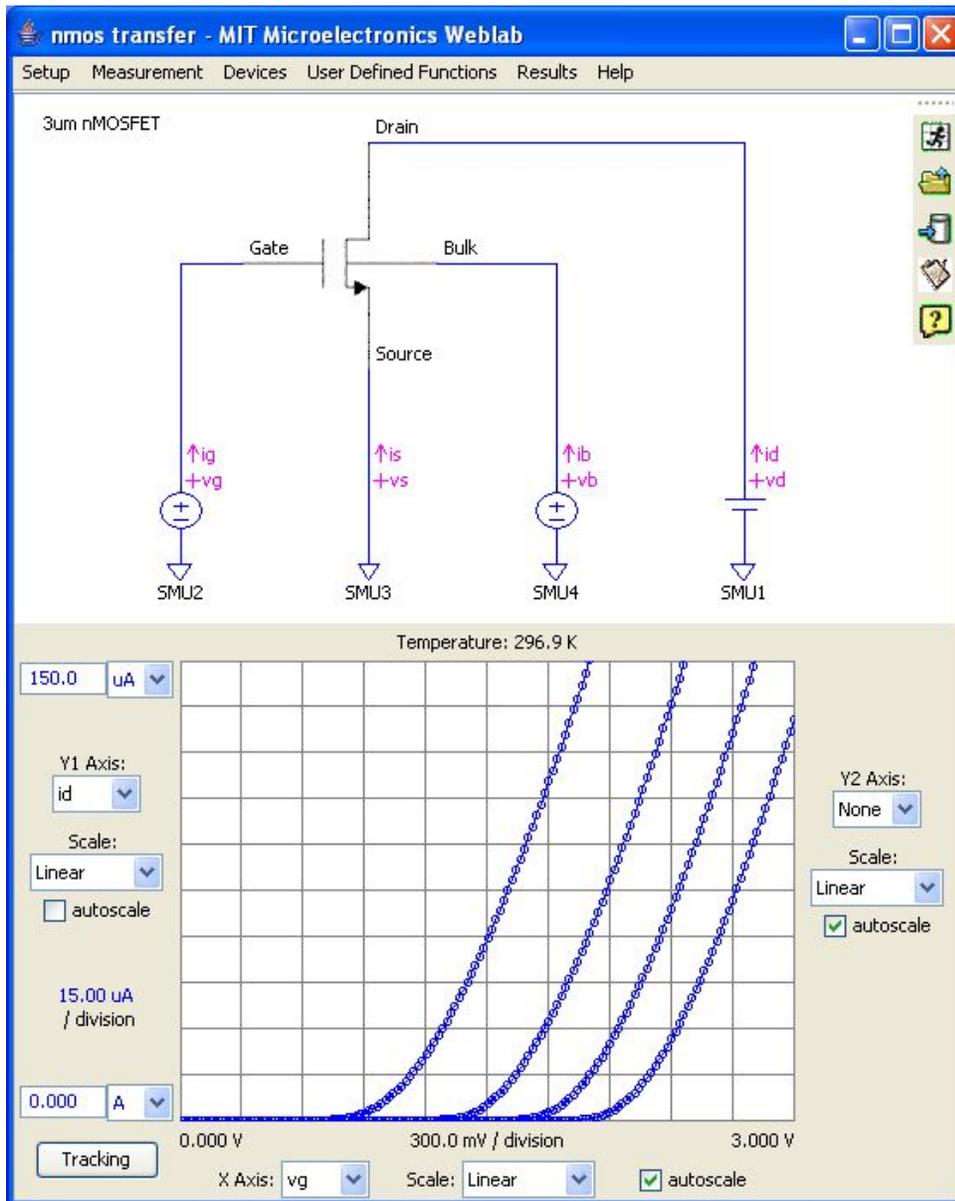
Si definimos: $V_{T0} = V_T(V_{BS} = 0)$

Podemos reescribir:

$$V_T(V_{BS}) = V_{T0} + \gamma \left(\sqrt{-2\phi_p - V_{BS}} - \sqrt{-2\phi_p} \right)$$



Características del backgate ($V_{BS} = 0, \dots, -3\text{ V}$, $V_{DS} = 3\text{ V}$):



3. Efectos de temperatura

Las variaciones de temperatura afectan las características I-V de los MOSFETs. Siendo los parametros principales que dependen de la temperatura:

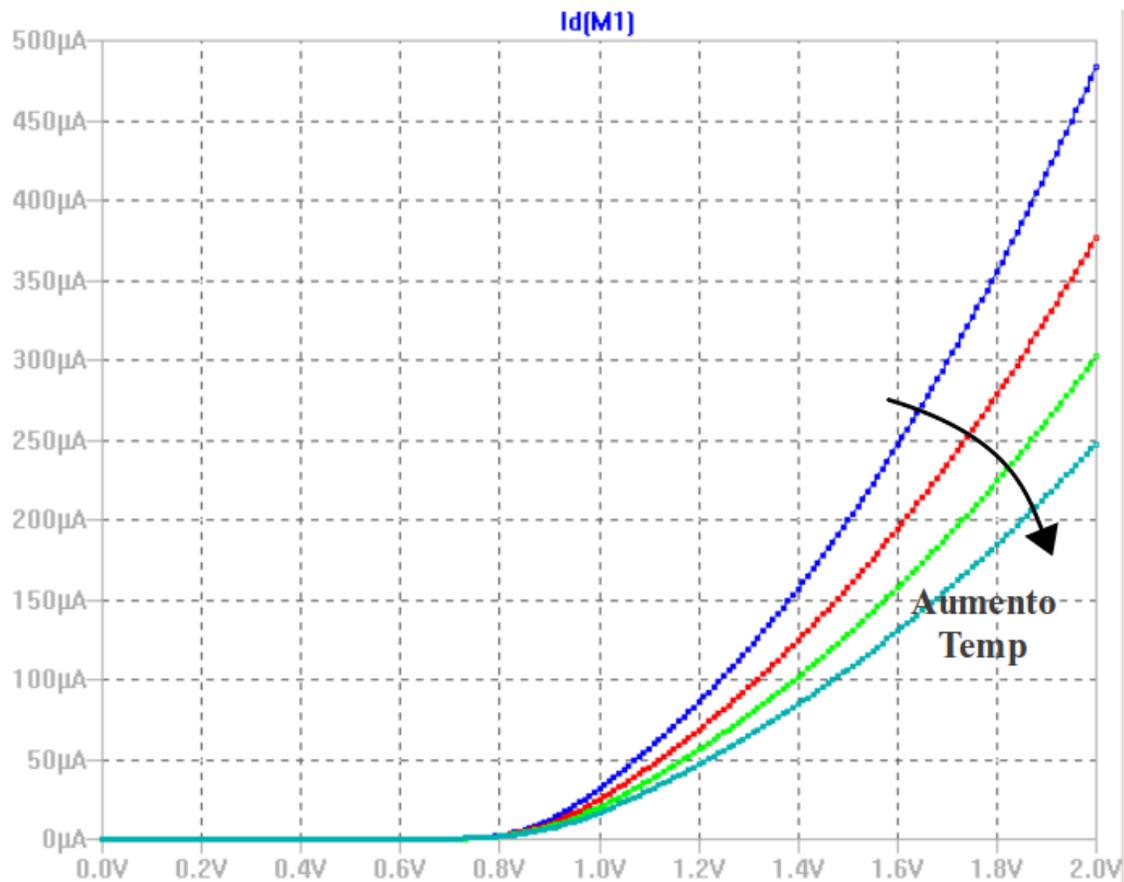
- Movilidad: $\mu(T) = \mu(T_0) \cdot \left(\frac{T}{T_0}\right)^{-n}$ con $1.5 < n < 2.5$
- Tensión Umbral: $V_T = V_{FB} - 2\phi_p + \gamma\sqrt{-2\phi_p}$

Considerando que la corriente de saturación es:

$$I_{D(sat)} = \frac{1}{2} \frac{W}{L} \mu_n C'_{ox} (V_{GS} - V_T)^2$$

Entonces se plantea la siguiente interrogante: ¿qué ocurre con la corriente I_D si la temperatura aumenta?

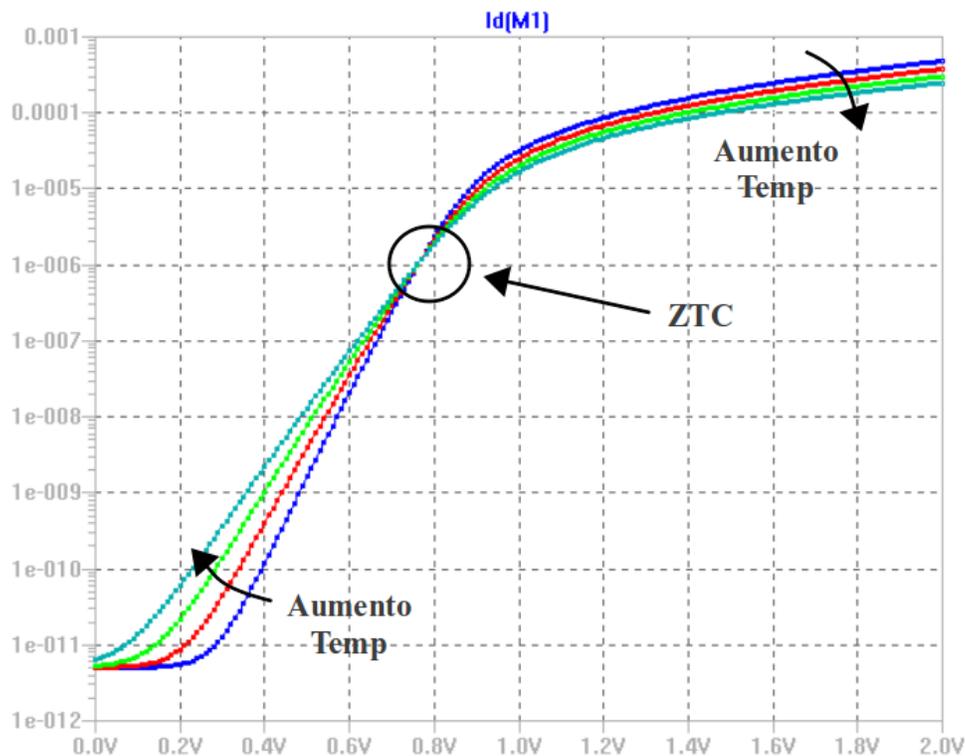
Resultados de simulaciones de SPICE:



Cuando el transistor se encuentra en conducción (régimen de inversión con $I_D > 0$) el comportamiento es gobernado por la disminución de la movilidad μ .

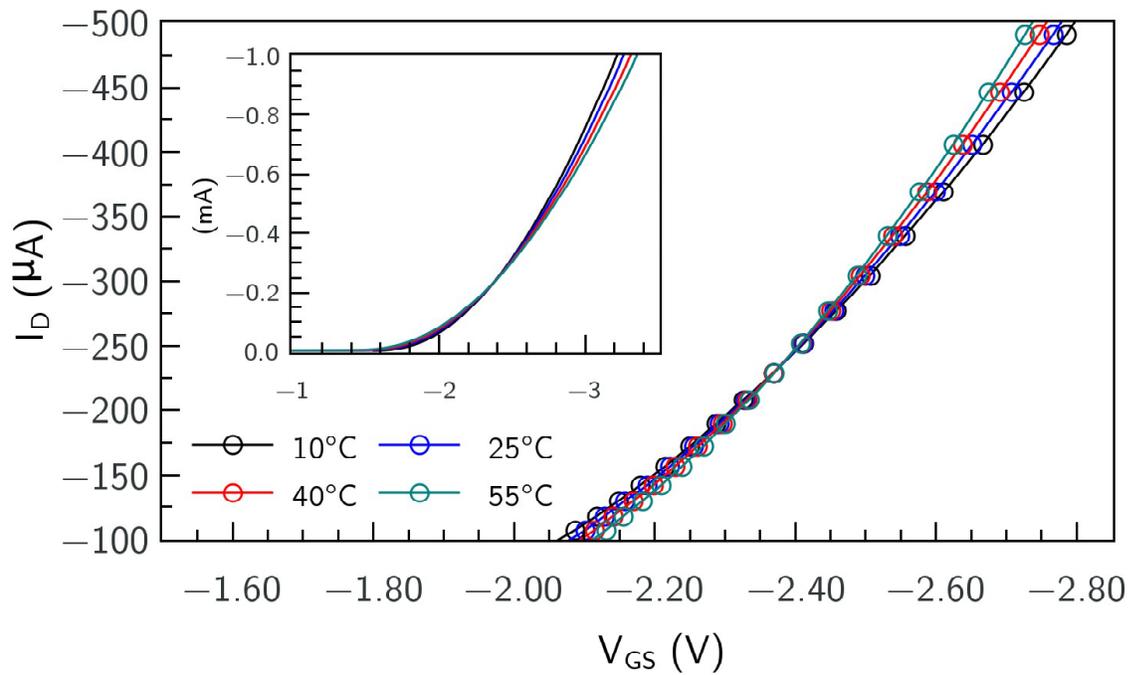
Se observa que la corriente disminuye para un V_{GS} fijo.

Observando con más detalle la curva en escala semi-log tenemos:



Vemos que en la región subumbral la corriente es pequeña pero no es nula (el modelo de SPICE es más completo que el que presentamos en este curso) y que su comportamiento es gobernado por las variaciones en ϕ_p .

Además existe una región para la cual las variaciones de temperatura afectan muy poco el valor de I_D . A este punto se lo llama ZTC (Zero Temperature Coefficient) y se debe a la compensación de ambas dependencias que son opuestas con la temperatura.



Curvas I-V para diferentes temperaturas medidas en el Laboratorio de Física de Dispositivos - Microelectrónica de la FIUBA sobre un transistor PMOS para obtener el ZTC.

Principales conclusiones

- En el MOSFET en saturación ($V_{DS} \geq V_{DS(sat)}$): aparece el punto de *pinch-off* en extremo del Drain del canal
 - La concentración de electrones es muy pequeña
 - Los portadores se mueven muy rápido
 - El punto de pinch-off no representa un obstáculo para el movimiento de los portadores

- El *pinch-off* del canal provoca la saturación del transistor y la expresión de la corriente de Drain es:

$$I_{D(sat)} = \frac{1}{2} \frac{W}{L} \mu_n C'_{ox} (V_{GS} - V_T)^2$$

- Pero debido a la *Modulación del Largo del Canal*, $I_{D(sat)}$ se incrementa levemente con V_{DS} .
- La aplicación de una tensión en el terminal de Body (back bias) modifica el V_T (*back-gate effect*).
- Las variaciones de temperatura afectan las curvas I-V de los MOSFET principalmente debido a la dependencia de la movilidad μ y de la tensión umbral V_T . Se observa que el comportamiento del MOSFET frente a la temperatura también depende de su punto de operación o trabajo (punto en el plano I-V).